

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-036030

(43)Date of publication of application : 06.02.1996

(51)Int.Cl.

G01R 31/316

G06F 15/78

H03M 1/10

(21)Application number : 06-173857

(71)Applicant : HITACHI LTD  
HITACHI HOKKAI  
SEMICONDUCTOR LTD

(22)Date of filing : 26.07.1994

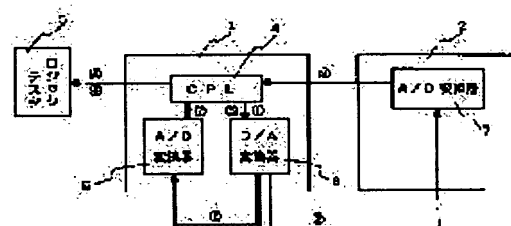
(72)Inventor : YANO KOJI

## (54) METHOD FOR TESTING SEMICONDUCTOR DEVICE

### (57)Abstract:

**PURPOSE:** To simplify the structure of an external test circuit for testing a semi-conductor device, which is provided with both of an internal A/D converter and an internal D/A converter, and to reduce the cost of a test board, and to shorten the test time.

**CONSTITUTION:** External test circuit of a test board 2 for testing a microcomputer 1, which is provided with an internal A/D converter 5 and an internal D/A converter 6, is provided with any one of an external A/D converter 7 and an external D/A converter 9. One of the external converters is used to test any one of the internal A/D converter 5 and internal D/A converter 6 for discrimination of good and no good. In the case where one internal converter is discriminated to be good, this internal converter is used to test the other internal converter.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's

NOT AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-36030

(43) 公開日 平成8年(1996)2月6日

(51) IntCl <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 1 R 31/316				
G 0 6 F 15/78	5 1 0 K			
H 0 3 M 1/10		Z		
			G 0 1 R 31/ 28	C
審査請求 未請求 請求項の数2 O L (全 5 頁)				

(21) 出願番号 特願平6-173857

(22) 出願日 平成6年(1994)7月26日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(71) 出願人 000233594

日立北海セミコンダクタ株式会社

北海道亀田郡七飯町字中島145番地

(72) 発明者 矢野 功次

北海道亀田郡七飯町字中島145番地 日立

北海セミコンダクタ株式会社内

(74) 代理人 弁理士 小川 勝男

(54) 【発明の名称】 半導体装置のテスト方法

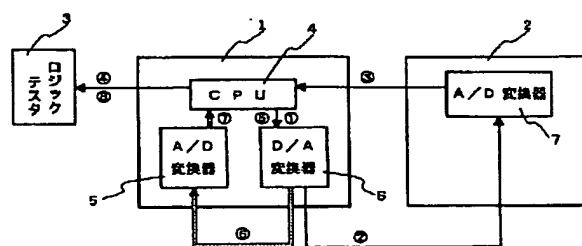
(57) 【要約】

【目的】 内部A/D変換器と内部D/A変換器とを双方備えた半導体装置のテストを行うための外部テスト回路を簡略化し、テストボードのコスト削減、及びテスト時間の短縮を図ること。

【構成】 内部A/D変換器5と内部D/A変換器6とを備えたマイクロコンピュータ1のテストを行うためのテストボード2の外部テスト回路に、外部A/D変換器7または外部D/A変換器9のどちらか一方の外部変換器を備え、その外部変換器を用いて、内部A/D変換器5または内部D/A変換器6のどちらか一方の内部変換器のテストを行って良/不良を判定し、その判定が良判定の場合、一方の内部変換器を用いて他方の内部変換器のテストを行う。

【効果】 外部テスト回路にA/D変換器またはD/A変換器のどちらか一方しか用いていないため、外部テスト回路を簡略化させることができ、テストボードのコスト削減、及びテスト時間の短縮を図ることができる。

図 1



## 【特許請求の範囲】

【請求項 1】 内部 A/D 変換器と内部 D/A 変換器とを双方備えた半導体装置の前記内部 A/D 変換器及び前記内部 D/A 変換器を、外部テスト回路を用いてテストを行う半導体装置のテスト方法であって、前記外部テスト回路には、外部 A/D 変換器または外部 D/A 変換器のどちらか一方の外部変換器が備えられており、該一方の外部変換器を用いて、該一方の外部変換器に対応する前記内部 D/A 変換器または前記内部 A/D 変換器のどちらか一方の内部変換器のテストを行い、前記一方の内部変換器の良又は不良の判定を行う処理と、該判定が良判定の場合、前記一方の内部変換器を用いて他方の内部変換器のテストを行い、該他方の内部変換器の良又は不良の判定を行う処理とを備えたことを特徴とする半導体装置のテスト方法。

【請求項 2】 前記半導体装置には、前記外部 D/A 変換器又は前記内部 D/A 変換器に、出力させたいアナログ電圧をデジタルコード化したデジタル入力コードを発生させる動作と、該デジタル入力コードと D/A 及び A/D 変換後のデジタル信号とを比較し、パス/フェイル判定を行う動作と、その判定結果を示す信号をテスト装置へ出力する動作とを行う比較判定手段が設けられていることを特徴とする請求項 1 記載の半導体装置のテスト方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、半導体装置製造分野に関するものであり、A/D（アナログ/デジタル）変換器及び D/A（デジタル/アナログ）変換器を備えた半導体装置のテスト方法に利用して有効なものである。

## 【0002】

【従来の技術】 従来、マイクロコンピュータや通信用 LSI 等の半導体装置に内蔵された内部 A/D 変換器及び内部 D/A 変換器をテストする場合、外部のテストボードに外部 A/D 変換器及び外部 D/A 変換器を実装し、それによって内部 A/D 変換器及び内部 D/A 変換器のテストを行っていた。

【0003】 図 4 にマイクロコンピュータに内蔵された内部 A/D 変換器及び内部 D/A 変換器の従来のテスト方法を示す。

【0004】 まず、内部 A/D 変換器 5 をテストする場合は、

A1： 内部 CPU 4 から外部 D/A 変換器 12 に、出力させたいアナログ電圧をデジタルコード化したデジタル入力コードを入力し、アナログ信号に変換する。

【0005】 A2： 変換されたアナログ信号を、外部 D/A 変換器 12 から内部 A/D 変換器 5 に入力し、デジタル信号に変換する。

【0006】 A3： 変換されたデジタル信号を内部 CPU 4 に入力し、デジタル入力コードと変換されたデジ

タル信号とを比較する。比較した結果、変換されたデジタル信号が期待値の範囲内であればパス判定、範囲を逸脱している場合はフェイル判定を行う。

【0007】 A4： 内部 CPU 4 でのパス/フェイル判定の結果をロジックテスト 3 に入力し、内部 A/D 変換器 5 の良又は不良の判定を行う。

【0008】 という処理を行っている。内部 A/D 変換器 5 がロジックテストで不良の判定が出た場合は、そのマイクロコンピュータ 1 自体のテストをその時点で終了する。良の判定が出た場合は、次に、内部 D/A 変換器 6 のテストを続行する。その場合は、

D1： 内部 CPU 4 から内部 D/A 変換器 6 に出力させたいアナログ電圧をデジタルコード化したデジタル入力コードを入力し、アナログ信号に変換する。

【0009】 D2： 変換されたアナログ信号を内部 D/A 変換器 6 から外部 A/D 変換器 11 に入力し、デジタル信号に変換する、

D3： 変換されたデジタル信号を内部 CPU 4 に入力し、デジタル入力コードと変換されたデジタル信号とを比較する。比較した結果、変換されたデジタル信号が期待値の範囲内であればパス判定、範囲を逸脱している場合はフェイル判定を行う。

【0010】 D4： 内部 CPU 4 でのパス/フェイル判定の結果をロジックテストに入力し、内部 D/A 変換器 6 の良又は不良の判定を行う。

【0011】 このように、半導体装置に内蔵されている内部 A/D 変換器及び内部 D/A 変換器のテストは、外部 D/A 変換器、A/D 変換器をそれぞれ用いていた。

【0012】 尚、A/D 変換、D/A 変換を行うデータ変換器に関しては、例えば、「MOS LSI 設計入門」（産業図書株式会社発行）第 2.4 1 頁乃至第 2.5 2 頁等に記載されている。

## 【0013】

【発明が解決しようとする課題】 上記のテスト方法によると、内部 A/D 変換器をテストする場合は、外部の D/A 変換器、内部 D/A 変換器をテストする場合は、外部の A/D 変換器をそれぞれ使用しているため、外部テスト回路が複雑になり、テストボードのコストが大きくなるという欠点があった。また、外部テスト回路の待機時間も大きくなるため、全体のテスト時間が増大するということが問題となっている。

【0014】 そこで、本発明は、内部 A/D 変換器と内部 D/A 変換器とを双方備えた半導体装置のテストを行うための外部テスト回路を簡略化し、テストボードのコスト削減、及びテスト時間の短縮を図ることを目的とする。

【0015】 本発明の前記並びにその他の目的と新規な特徴は、本明細書の記述及び添付図面から明らかになるであろう。

## 【0016】

3

【課題を解決するための手段】本願において開示される発明のうち代表的なものの概要を簡単に説明すれば、次のとおりである。すなわち、内部A/D変換器と内部D/A変換器とを双方備えた半導体装置のテストを行うための外部テスト回路に、外部A/D変換器または外部D/A変換器のどちらか一方の外部変換器を備え、その外部変換器を用いて、対応する内部A/D変換器または内部D/A変換器のどちらか一方の内部変換器のテストを行って良/不良を判定し、その判定が良判定の場合、一方の内部変換器を用いて他方の内部変換器のテストを行うものである。

【0017】

【作用】上記手段によると、外部テスト回路にA/D変換器またはD/A変換器のどちらか一方しか用いていないため、外部テスト回路を簡略化させることができ、テストボードのコスト削減、及びテスト時間の短縮を図ることができる。

【0018】

【実施例】以下、本発明の一実施例を、A/D変換器とD/A変換器とを両方備えた1チップのマイクロコンピュータのテストに用いた例について説明する。

【0019】図1は、マイクロコンピュータ1の内部A/D変換器5及び内部D/A変換器6を、外部A/D変換器7からなる外部テスト回路を用いてテストを行う場合のブロック図である。マイクロコンピュータ1には、内部CPU4、内部A/D変換器5及び内部D/A変換器6の他、図示しないRAMやROM等の記憶部が設けられている。内部CPU4は、内部A/D変換器5及び内部D/A変換器6をテストする場合、D/A変換器に、出力させたいアナログ電圧をデジタルコード化したデジタル入力コードを発生させる動作と、デジタル入力コードとD/A及びA/D変換後のデジタル信号とを比較し、パス/フェイル判定を行う動作と、その判定結果を示す信号をロジックテスト3へ出力する動作とを行う。これらの動作は、内部又は外部の記憶手段によって、予め記憶されている。テストボード2には、外部A/D変換器7からなる外部テスト回路が構成されている。外部A/D変換器7は、内部D/A変換器で変換処理されたアナログ信号をデジタル信号へ変換し、内部CPU4へ出力する。ロジックテスト3は、内部CPU4から出力されたパス/フェイル判定信号を入力することにより、内部A/D変換器5及び内部D/A変換器6の良/不良の判定を行い、マイクロコンピュータ1のテストの続行を決定するものである。

【0020】次に、テストボード2を用いた内部A/D変換器5及び内部D/A変換器6のテスト方法を、順を追って説明する。

【0021】① 内部CPU4から、出力させたいアナログ電圧をデジタルコード化したデジタル入力コードを出力させ、内部D/A変換器6に入力する。

4

【0022】② 内部D/A変換器6において、デジタル入力コードをアナログ信号に変換し、テストボード2の外部A/D変換器7へ、変換されたアナログ信号を入力する。

【0023】③ 外部A/D変換器7において、②のアナログ信号をデジタル信号に変換し、内部CPU4にそのデジタル信号を入力する。内部CPU4では、デジタル入力コードと、外部A/D変換器7で変換されたデジタル信号とを比較する。その結果、期待値の範囲内の場合はパス判定、期待値の範囲を逸脱している場合はフェイル判定を行う。

【0024】④ 内部CPU4からパス/フェイル判定信号を、ロジックテスト3へ入力する。ロジックテスト3では、フェイル判定信号が入力された場合、内部D/A変換器6は不良と判定され、その時点で、マイクロコンピュータ1のテストを終了させる。パス判定信号が入力された場合は、内部D/A変換器6は良と判定され、次に内部A/D変換器5のテストが以下のように続行される。

【0025】⑤ 内部CPU4から、出力させたいアナログ電圧をデジタルコード化したデジタル入力コードを出力させ、内部D/A変換器6に入力する。

【0026】⑥ 内部D/A変換器6において、デジタル入力コードをアナログ信号に変換し、内部A/D変換器5へ、変換されたアナログ信号を入力する。

【0027】⑦ 内部A/D変換器5において、⑥のアナログ信号をデジタル信号に変換し、内部CPU4にそのデジタル信号を入力する。内部CPU4では、デジタル入力コードと、内部A/D変換器5で変換されたデジタル信号とを比較する。その結果、期待値の範囲内の場合はパス判定、期待値の範囲を逸脱している場合はフェイル判定を行う。

【0028】⑧ 内部CPU4からパス/フェイル判定信号を、ロジックテスト3へ入力する。ロジックテスト3では、パス/フェイル判定信号によって、内部A/D変換器5の良/不良が判定される。

【0029】このように、外部A/D変換器7を使用してテストされ、良判定が出た内部D/A変換器6を、内部A/D変換器5のテストに用いることにより、テストボード2の外部テスト回路は、外部A/D変換器7を用いるだけで済み、外部D/A変換器は不要となる。従って、テストボード2の外部テスト回路を簡略化することができる。

【0030】図2は、マイクロコンピュータ1の内部A/D変換器5及び内部D/A変換器6を、外部D/A変換器9からなる外部テスト回路を用いてテストを行う場合のブロック図である。テストボード8には、外部D/A変換器9からなる外部テスト回路が構成されている。外部D/A変換器9は、内部CPU4から、出力させたいアナログ電圧をデジタルコード化したデジタル入力コ

5

ードを入力することにより、アナログ信号へ変換し、内部A/D変換器へ出力する。

【0031】以下に、テストボード8を用いた内部A/D変換器5及び内部D/A変換器6のテスト方法を、順を追って説明する。

【0032】① 内部CPU4から、出力させたいアナログ電圧をデジタルコード化したデジタル入力コードを出力させ、テストボード8の外部D/A変換器9に入力する。

【0033】② 外部D/A変換器9において、デジタル入力コードをアナログ信号に変換し、マイクロコンピュータ1の内部A/D変換器5へ、変換されたアナログ信号を入力する。

【0034】③ 内部A/D変換器5において、②のアナログ信号をデジタル信号に変換し、内部CPU4にそのデジタル信号を入力する。内部CPU4では、デジタル入力コードと、内部A/D変換器5で変換されたデジタル信号とを比較する。その結果、期待値の範囲内の場合にはパス判定、期待値の範囲を逸脱している場合はフェイル判定を行う。

【0035】④ 内部CPU4からパス/フェイル判定信号を、ロジックテスト3へ入力する。ロジックテスト3では、フェイル判定信号が入力された場合、内部A/D変換器5は不良と判定され、その時点で、マイクロコンピュータ1のテストを終了させる。パス判定信号が入力された場合は、内部A/D変換器5は良と判定され、次に内部D/A変換器6のテストが以下のように続行される。

【0036】⑤ 内部CPU4から、出力させたいアナログ電圧をデジタルコード化したデジタル入力コードを出力させ、内部D/A変換器6に入力する。

【0037】⑥ 内部D/A変換器6において、デジタル入力コードをアナログ信号に変換し、内部A/D変換器5へ、変換されたアナログ信号を入力する。

【0038】⑦ 内部A/D変換器5において、⑥のアナログ信号をデジタル信号に変換し、内部CPU4にそのデジタル信号を入力する。内部CPU4では、デジタル入力コードと、内部A/D変換器5で変換されたデジタル信号とを比較する。その結果、期待値の範囲内の場合にはパス判定、期待値の範囲を逸脱している場合はフェイル判定を行う。

【0039】⑧ 内部CPU4からパス/フェイル判定信号を、ロジックテスト3へ入力する。ロジックテスト3では、パス/フェイル判定信号によって、内部D/A変換器6の良/不良が判定される。

【0040】このように、外部D/A変換器9を使用してテストされ、良判定が出た内部A/D変換器5を、内部D/A変換器6のテストに用いることにより、テストボード8の外部テスト回路は、外部D/A変換器9を用いるだけで済み、外部A/D変換器は不要となる。従っ

6

て、テストボード8の外部テスト回路を簡略化することができる。

【0041】以下、本発明の作用効果について説明する。

【0042】(1) 外部テスト回路にA/D変換器またはD/A変換器のどちらか一方しか用いていないため、外部テスト回路を簡略化させることができる。

【0043】(2) 外部テスト回路を簡略化できるので、テストボードのコスト削減を図ることができる。

【0044】(3) 外部テスト回路にA/D変換器またはD/A変換器のどちらか一方しか用いていないため、外部回路の安定化に要する待ち時間及び外部回路のスルーレートを意識しなくても良くなり、テスト時間の短縮を図ることができる。

【0045】以上、本発明者によって、なされた発明を実施例に基づき具体的に説明したが、本発明は上記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることは言うまでもない。上記実施例では、内部A/D変換器及び内部D/A変換器を内蔵したマイクロコンピュータのテストについて述べたが、内部A/D変換器及び内部D/A変換器を内蔵したその他の半導体装置、例えば、DSP（デジタル信号プロセッサ）やアナログCODEC（CODEC DECODE）、1チップモデム等の通信用LSIのテストにも本発明を利用することができる。

【0046】アナログCODECのように、CPUのような比較判定手段が内蔵されていない半導体装置をテストする場合は、例えば、図3に示すように、CPU17を実装したテストボード14を用いることにより、本発明を利用して、半導体装置13に内蔵された内部A/D変換器15及び内部D/A変換器16のテストを行うことができる。

【0047】

【発明の効果】本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記のとおりである。

【0048】すなわち、内部A/D変換器と内部D/A変換器とを双方備えた半導体装置のテストを行うための外部テスト回路に、外部A/D変換器または外部D/A変換器のどちらか一方の外部変換器を備え、その外部変換器を用いて、内部A/D変換器または内部D/A変換器のどちらか一方の内部変換器のテストを行って良/不良を判定し、その判定が良判定の場合、一方の内部変換器を用いて他方の内部変換器のテストを行うことにより、外部テスト回路にA/D変換器またはD/A変換器のどちらか一方しか用いていないため、外部テスト回路を簡略化させることができ、テストボードのコスト削減、及びテスト時間の短縮を図ることができるものである。

【0049】

7

## 【図面の簡単な説明】

【図1】マイクロコンピュータ1の内部A/D変換器5及び内部D/A変換器6を、外部A/D変換器7からなる外部テスト回路を用いてテストする場合のブロック図である。

【図2】マイクロコンピュータ1の内部A/D変換器5及び内部D/A変換器6を、外部D/A変換器9からなる外部テスト回路を用いてテストする場合のブロック図である。

【図3】内部CPUが設けられていない半導体装置の内部A/D変換器15及び内部D/A変換器16をテストする場合のブロック図である。

【図4】従来のマイクロコンピュータ1の内部A/D変

8

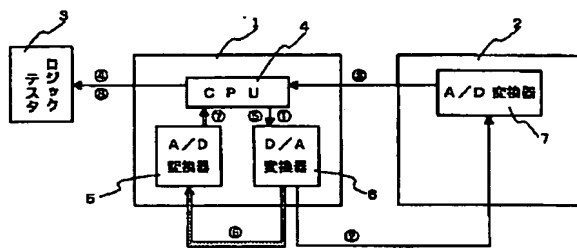
換器5及び内部D/A変換器6をテストする場合のブロック図である。

## 【符号の説明】

1……マイクロコンピュータ, 2……テストボード, 3……ロジックテスタ, 4……内部CPU, 5……内部A/D変換器, 6……内部D/A変換器, 7……外部A/D変換器, 8……テストボード, 9……外部D/A変換器, 10……テストボード, 11……外部A/D変換器, 12……外部D/A変換器, 13……半導体装置, 14……テストボード, 15……内部A/D変換器, 16……内部D/A変換器, 17……外部CPU, 18……外部A/D変換器

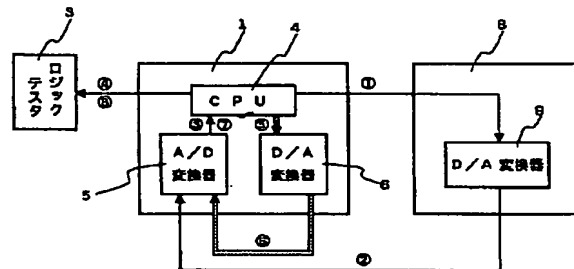
【図1】

図1



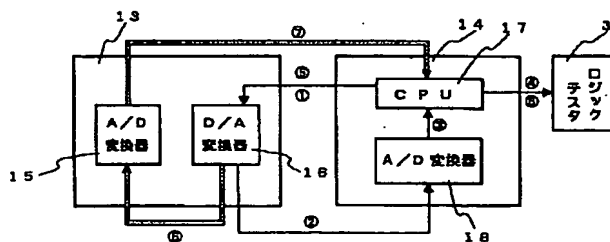
【図2】

図2



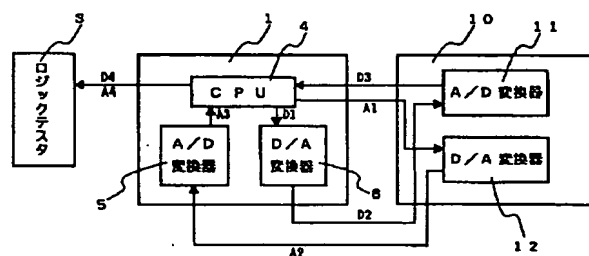
【図3】

図3



【図4】

図4



BEST AVAILABLE COPY